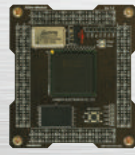


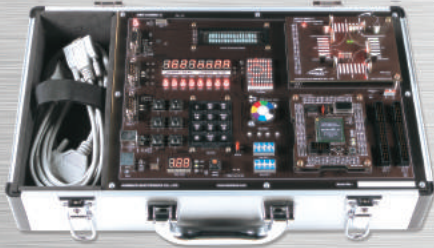
>>FPGA & SoC



ALTERA



XILINX



ALTERA / XILINX 기반 FPGA 디지털회로 설계 실습장비 HBE-Combo II

- ALTERA, XILINX 디바이스의 모듈화로 교체사용 가능
- 디바이스 설계 용량의 유연성과 확장성 제공
- 주변 장치들을 활용한 다양한 응용 예제 실험실습
- Clock Control Block을 통한 16개의 입력 주파수 선택
- 다양한 응용 모듈을 보드 내에 장착하여 구동 가능

제품 특징

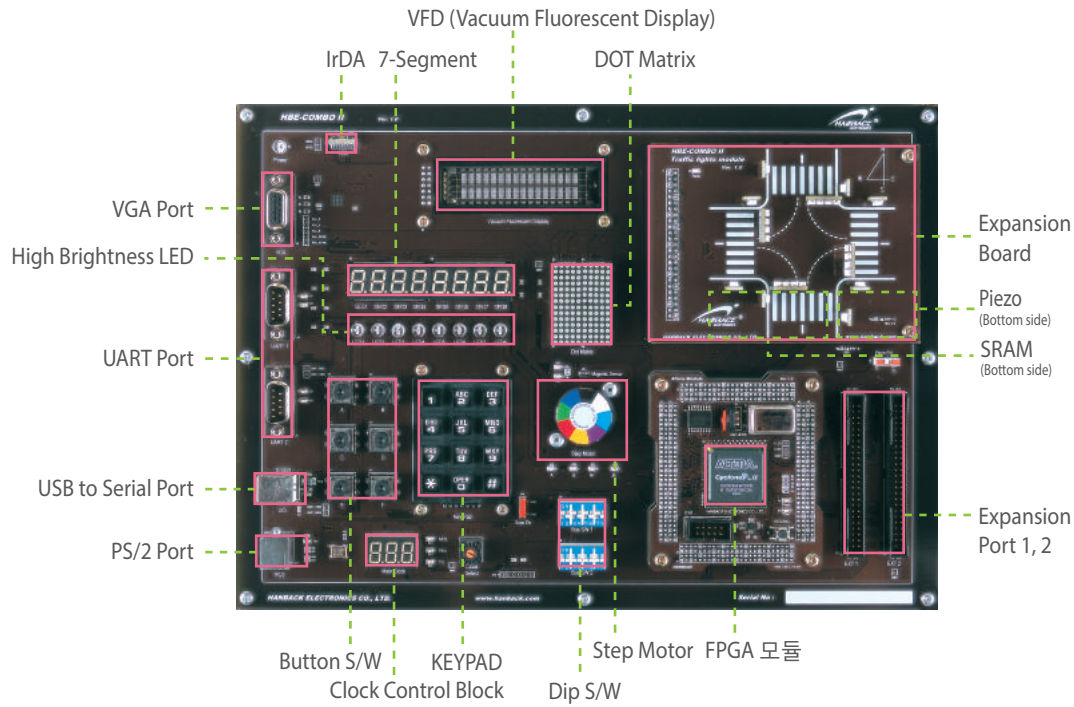
- FPGA 디바이스의 유연성과 확장성을 고려하여 ALTERA와 XILINX 디바이스의 교체 사용이 가능하도록 모듈화 하였습니다.
- Device Module에 FPGA 디바이스와 Configuration 디바이스, 오실레이터를 구성하여, 독립전원을 공급하여 단독 사용이 가능하게 구성하였습니다.
- Clock Control Block을 이용하여 0Hz ~ 50MHz의 16종류 Base 클럭과 모듈의 User 클럭을 입력받아 사용할 수 있도록 구성하였으며, 이러한 클럭의 선택은 FPGA 모듈의 User Clk EN 스위치를 이용하여 선택할 수 있습니다.
- 사용자가 제작한 입출력 장치들을 인터페이스 할 수 있도록 50pin X 2 개의 확장용 포트를 두어 보드 이외의 곳에 데이터를 제어하여 사용할 수 있도록 구성 하였습니다, 보드 상단에 확장 포트를 두어 전용 모듈을 장착하여 실험이 가능하도록 구성하였습니다.
- 다양한 작업(FPGA Download, PROM Program)에 사용되는 PC와의 연결을 하드웨어 모듈을 이용하여 손쉽게 프로그램 할 수 있도록 구성하였습니다.

설계 환경

- **ALTERA : Quartus II Web Edition**
- **XILINX : ISE Webpack Design Software**

설계 소프트웨어는 각 디바이스 홈페이지의 다운로드 센터에서 무상으로 제공하는 소프트웨어를 다운받아 사용할 수 있습니다. ALTERA에서 제공하는 Quartus II는 ALTERA FPGA를 제어하기 위한 소프트웨어이고, XILINX에서 제공하는 ISE는 XILINX FPGA를 제어하기 위한 소프트웨어입니다.

구성 및 명칭



FPGA / SoC

HBE-Combo II-DLD

HBE-Combo II

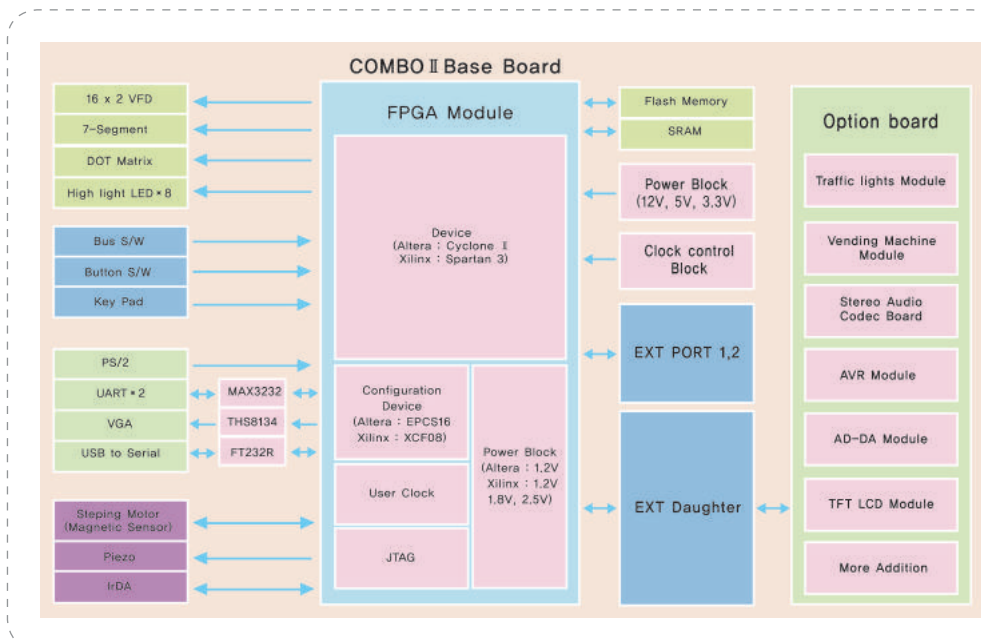
HBE-Combo II-SE

HBE-Combo III-SoC

HBE-FPGA-Multi

HBE-HDP II-Zynq

블록도



FGPA & SoC

>>HBE-Combo II

하드웨어 사양

구 분	사 양
FPGA Device (선택)	ALTERA : Cyclone II Series (EP2C35 ~ 70F672), User I/O : 408 pin XILINX : Spartan-3 Series (XC3S1000 ~ 4000FG676), User I/O : 391 ~ 408 pin
Configuration ROM (선택)	ALTERA : EPCS16, XILINX : XCF08PVO48 or XCF16PVO48
SRAM	256K * 16 bit High Speed Static RAM
Flash Memory	128 Mbit Embedded Flash Memory (Option)
Clock	50MHz base board Oscillator 1EA, Ext User clock
VGA Port	1024 * 768 Resolution 24-Bit True-color VGA port 1EA
USB Port	USB to Serial Interface
Serial UART Port	RS232 UART Port 2EA (FPGA I/O)
PS/2 Port	PS / 2 Keyboard or PS / 2 Mouse port 1EA
Keypad	3 * 4 KeyPad Switch
Input Button	User Push Button 6EA
Input Bus Switch	User 8 bit DIP Switch 2EA
High Brightness LED	User LED Displays 8EA
7-Segment	4 Digit 2EA (Total 8 Digit)
VFD	16 * 2 Vacuum Fluorescent Display 1EA
Dot Matrix	10 * 14 Dot-matrix 5 * 7 Dot-matrix 4EA
Piezo	5V Input Piezo 1EA
Step Motor	Step Motor with Phase LED 1EA
Sensor	Magnetic Sensor 1EA
IrDA	Compliant 4Mbps 3V Infrared Transceiver
Expansion Port	25 * 2 I/O Expansion port 2EA (Support total 92 pin), 5V Supply
Expansion Board	25 * 2 I/O Expansion port 1EA (Support total 44 pin), 5V, 12V Supply
Power	Input 220V/60Hz AC/Output : +5V, +3.3V, +2.5V, +1.8V, +1.2V
CD	매뉴얼 및 예제 CD 1EA
Manual	User's Guide
Accessory	220V Power cable 1EA Serial cross cable 1EA Parallel cable 1EA ALTERA ByteBlaster II download cable or XILINX Parallel download cable 1EA

옵션 모듈

• TFT-LCD



CMOS Image sensor와 3.5" TFT-LCD를 이용한 영상제어 실험

TFT-LCD

- 3.5" TFT-LCD
- 320 x 240 해상도

CMOS Image Sensor

- 1280 x 1024, 1.3M Pixel Array size

FPGA / SoC

• Stereo Audio Codec



- 4개의 Stereo-Audio Jack
- 4개의 제어용 버튼 스위치
- AIC23B (Stereo Codec)
- 90dB SNR ADC
- 100dB SNR DAC
- 8KHz ~ 96 KHz Sampling Frequency

HBE-Combo II-DLD

HBE-Combo II

- HBE-Combo II-SE
- HBE-Combo III-SoC
- HBE-FPGA-Multi
- HBE-HDP II-Zynq

• Multi Tracer



- FPGA를 이용한 라인 트레이싱 실습장비
- Step Motor (구동부)
- 1.8DEG / STEP, 3.7V, 0.95A
- Sensor
- IL8L, ST8L을 통한 적외선 센서
- OP AMP를 통해 FPGA로 센서 값 전달

• Vending Machine



- 모듈을 이용한 자판기 구현
- Text LCD
- 16 x 2
- 자판기 상태 및 아이템, 가격 표시
- Button S/W
- 아이템 선택
- 현금 입력 및 반환
- LED
- 아이템 출력 상태 표시, 버튼 입력 표시

• AVR



- ATmega128L과의 인터페이스를 위한 실험실습 환경 제공
- Processor
- ATmega128L
- 4KBytes SRAM, EEPROM
- 128KBytes Flash
- ADC
- Sensor
- Temperature & Humidity Sensor
- Distance Measuring Sensor
- Photosensitive Resistance Sensor

• Elevator



- 엘리베이터의 동작 원리를 통한 시스템 제어의 원리 이해
- FPGA 및 MCU를 이용한 입출력 장치 제어 실습환경 제공
- FPGA Interface (HBE-COMBO II FPGA 모듈 사용)
- MCU Interface (HBE-MCU AVR 모듈 사용)
- 층별 모듈화 설계로 다양한 층 구성 가능 (기본 4층, 최대 8층)
- 모터, 디스플레이, 센서, 스위치 등 제어장치에 대한 동작 원리 학습

교육 내용

교 재 명	교재 목차
	ALTERA 및 XILINX를 이용한 디지털 회로 설계 1. VHDL 기초 이론 2. Schematic & VHDL 실습 3. ALTERA Quartus II 이해하기 4. XILINX ISE 이해하기 5. HBE-Combo II 100% 활용하기
	Verilog HDL을 이용한 디지털 시스템 설계 및 실습 [사이텍미디어] 1. Verilog HDL 개요 2. 자료형과 연산자 3. 게이트 수준 모델링 4. 할당문 5. 행위수준 모델링 6. 구조적 모델링 7. Task와 함수 8. 컴파일러 지시어 9. 시스템 Task와 시스템 함수 10. 조합논리회로 모델링 11. 순차회로 모델링 12. FPGA 구현 실습 장비(HBE-Combo II) 13. XILINX ISE를 이용한 설계 구현 14. ALTERA Quartus II를 이용한 설계 구현 15. 조합논리회로 설계 및 구현 실습 16. 순차논리회로 설계 및 구현 실습
	ALTERA Quartus II를 이용한 디지털 논리회로 설계 [한티미디어] 1. ALTERA Quartus II 개요 2. ALTERA Quartus II Schematic Editor 3. ALTERA Quartus II Compiler 4. ALTERA Quartus II Timing Analyzer 5. HBE-COMBO II 트레이닝 키트의 사용법 6. Schematic Editor를 사용하여 설계한 4비트 2진 덧셈기 설계 7. Schematic Editor를 사용하여 설계한 4비트 2진 뺄셈기 (2의 보수 사용) 설계 8. Schematic Editor를 사용하여 설계한 4비트 2진 곱셈기 (1의 보수 사용) 설계 9. Schematic Editor를 사용하여 설계한 4비트 2진 곱셈기 설계 10. ALTERA Quartus II의 VHDL 문법과 실습 11. VHDL을 사용하여 설계한 4비트 2진 덧셈기 설계 12. VHDL을 사용하여 설계한 4비트 2진 뺄셈기 설계 13. VHDL을 사용하여 설계한 4비트 2진 곱셈기(1의 보수 사용) 설계 14. VHDL을 사용하여 설계한 4비트 2진 곱셈기 설계
	Xilinx ISE Web PACK을 이용한 디지털 논리회로 설계 [한티미디어] 1. Xilinx ISE WebPACK 개요 2. Xilinx ISE WebPACK Schematic Editor 3. Xilinx ISE WebPACK Design Implement 4. Xilinx ISE WebPACK Simulator 5. Xilinx ISE WebPACK Timing Analyzer 6. HBE-COMBO II 트레이닝 키트의 사용법 7. Schematic Editor를 사용하여 설계한 4비트 2진 덧셈기 설계 8. Schematic Editor를 사용하여 설계한 4비트 2진 뺄셈기 (2의 보수 사용) 설계 9. Schematic Editor를 사용하여 설계한 4비트 2진 곱셈기 (1의 보수 사용) 설계 10. Schematic Editor를 사용하여 설계한 4비트 2진 곱셈기 설계 11. Xilinx ISE WebPACK의 VHDL 문법과 실습 12. VHDL을 사용하여 설계한 4비트 2진 덧셈기 설계 13. VHDL을 사용하여 설계한 4비트 2진 뺄셈기 설계 14. VHDL을 사용하여 설계한 4비트 2진 곱셈기(1의 보수 사용) 설계 15. VHDL을 사용하여 설계한 4비트 2진 곱셈기 설계

제품 구성



HBE-Combo II 본체



사용자 매뉴얼
및 제품 CD



AC Power 케이블



USB 케이블
(A to B Type)



Serial 케이블



Parallel 케이블



Download 케이블
(ALTERA ByteBlaster)



Download 케이블
(XILINX Parallel III)

FPGA / SoC

HBE-Combo II-DLD

HBE-Combo II

HBE-Combo II-SE

HBE-Combo III-SoC

HBE-FPGA-Multi

HBE-HDP II-Zynq